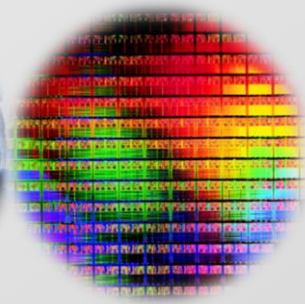
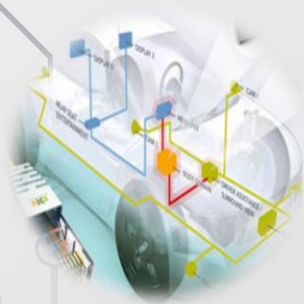


*The Best Choice of Memory Testing Solutions*

# 車聯網應用之記憶體測試解決方案



厚翼科技

資深協理 王炳興

# Outline

---

- ◆ 車聯網應用趨勢介紹
- ◆ 晶片品質的把關者 – 厚翼科技
- ◆ 厚翼科技記憶體測試解決方案
  - Testing & Repair
  - NVM BIST Solution
- ◆ 總結

# 車聯網源起

---

- ◆ 行動裝置為人類生活帶來顛覆性的變化
- ◆ 新興產業 — 物聯網
- ◆ 穿戴裝置
- ◆ 智慧家居
- ◆ 車聯網

# 車聯網概述

---

- ◆ 透過先進感測器技術、通訊技術、網路技術、數據處理技術、自動控制技術、資訊發佈技術等，構建出智慧交通網路
- ◆ 實現人、車、路、環境之間的智慧管理
- ◆ 物聯網應用領域中最具潛力產業之一

# 車聯網架構

## ◆ 主要由以下基本架構建構完成

### ◆ 感知類 - 環境感測

- 透過雷達、雷射、方向感應器、位置感應器及GPS定位進行感測

### ◆ 網路類 - 互聯互通

- V2X聯網架構，進行資料傳遞

### ◆ 應用類 - 智慧運算

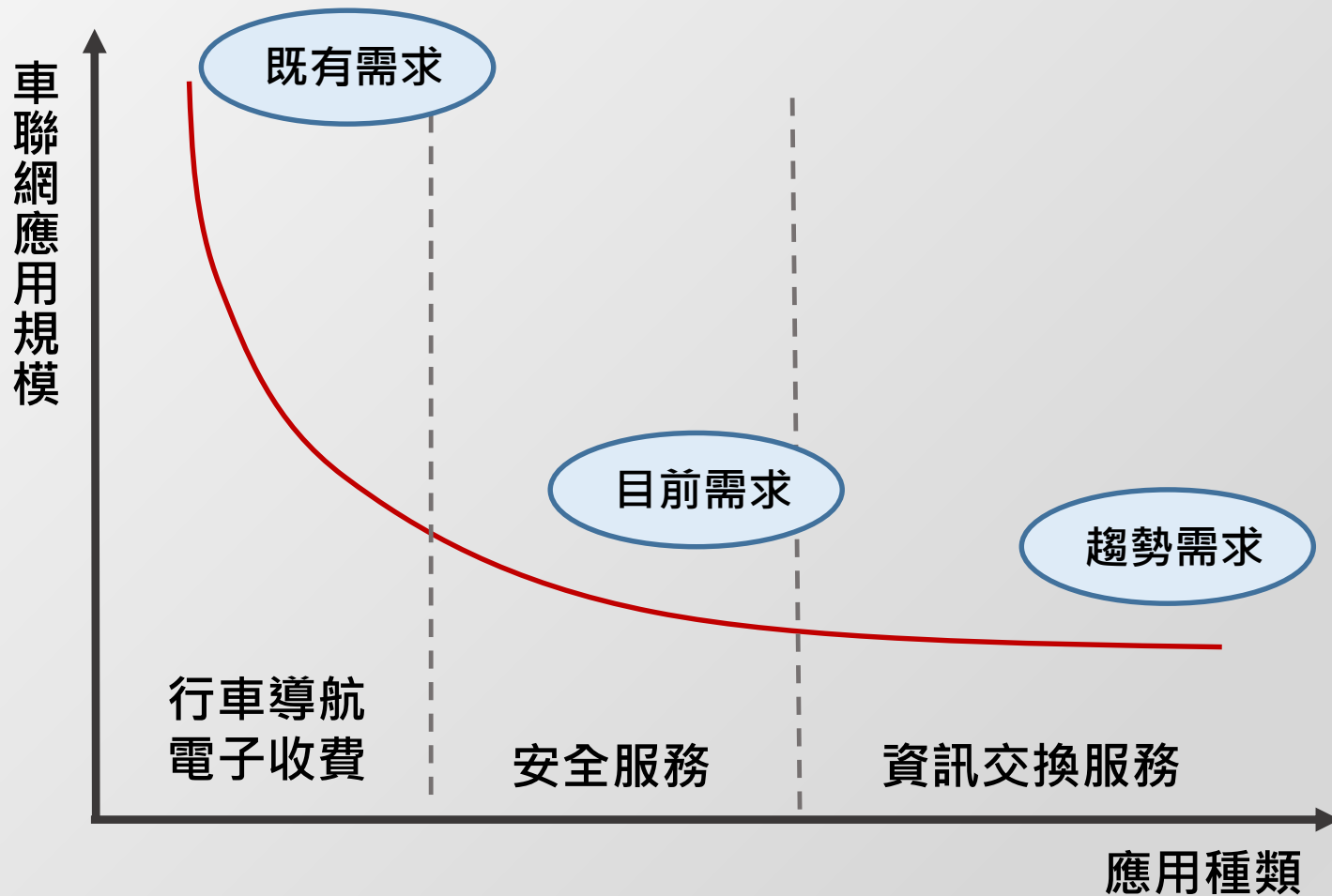
- 大資料運算，提供客戶應用端開發

# 車聯網應用

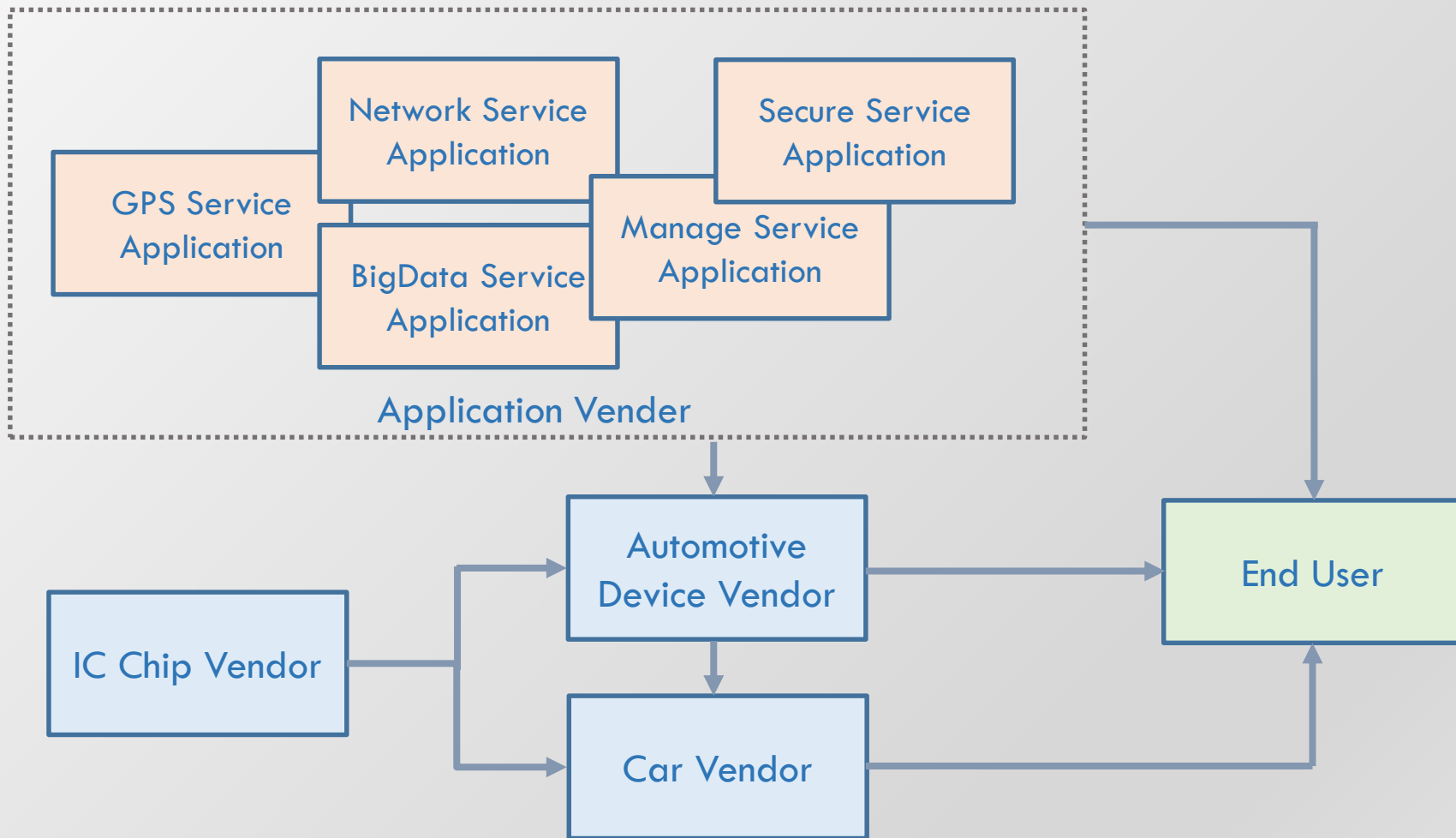
---

- ◆ 導航路線規劃、電子收費、遠程監控系統
- ◆ **ADAS**、自動駕駛、車輛防盜
- ◆ 智慧運輸(**ITS**)、物流、客貨運、汽修汽配、汽車租賃、車隊管理、緊急救援、行動互聯網

# 應用需求及趨勢



# 產業供給模式





# 車用晶片之安全規範

---

◆ **ISO 26262**標準規範

◆ 相關可靠性等級規範 (**ASIL**)

◆ 車用晶片產品需通過認證，以確保行車安全性

# 車用晶片之安全規範

## ◆ 使用**MBIST**方案以符合可靠性等級規範 (**ASIL**)

### ■ Power-on testing

- 於車輛啟動時，進行車內所有電子元件檢測，確保功能正常

### ■ In-field repair

- 檢測錯誤發生時，進行修復動作，確保功能正常

# 晶片品質的把關者 – 厚翼科技

- ◆ 記憶體佔車用晶片比率日與俱增
- ◆ 先進製程良率尚不及成熟製程
- ◆ 高單價晶片成本考量
  
- ◆ 針對晶片中記憶體區塊
  - 檢測其功能正確與否
  - 針對錯誤處進行修復

# 厚翼科技記憶體測試修復解決方案

---

## ◆ Brains

- 記憶體測試電路開發工具

## ◆ HEART

- 記憶體修復解決方案

## ◆ NVM BIST

- 非揮發性記憶體測試解決方案

# Brains – 記憶體測試電路開發工具

---

◆ 專利化硬體共享架構

◆ 記憶體自動辨識

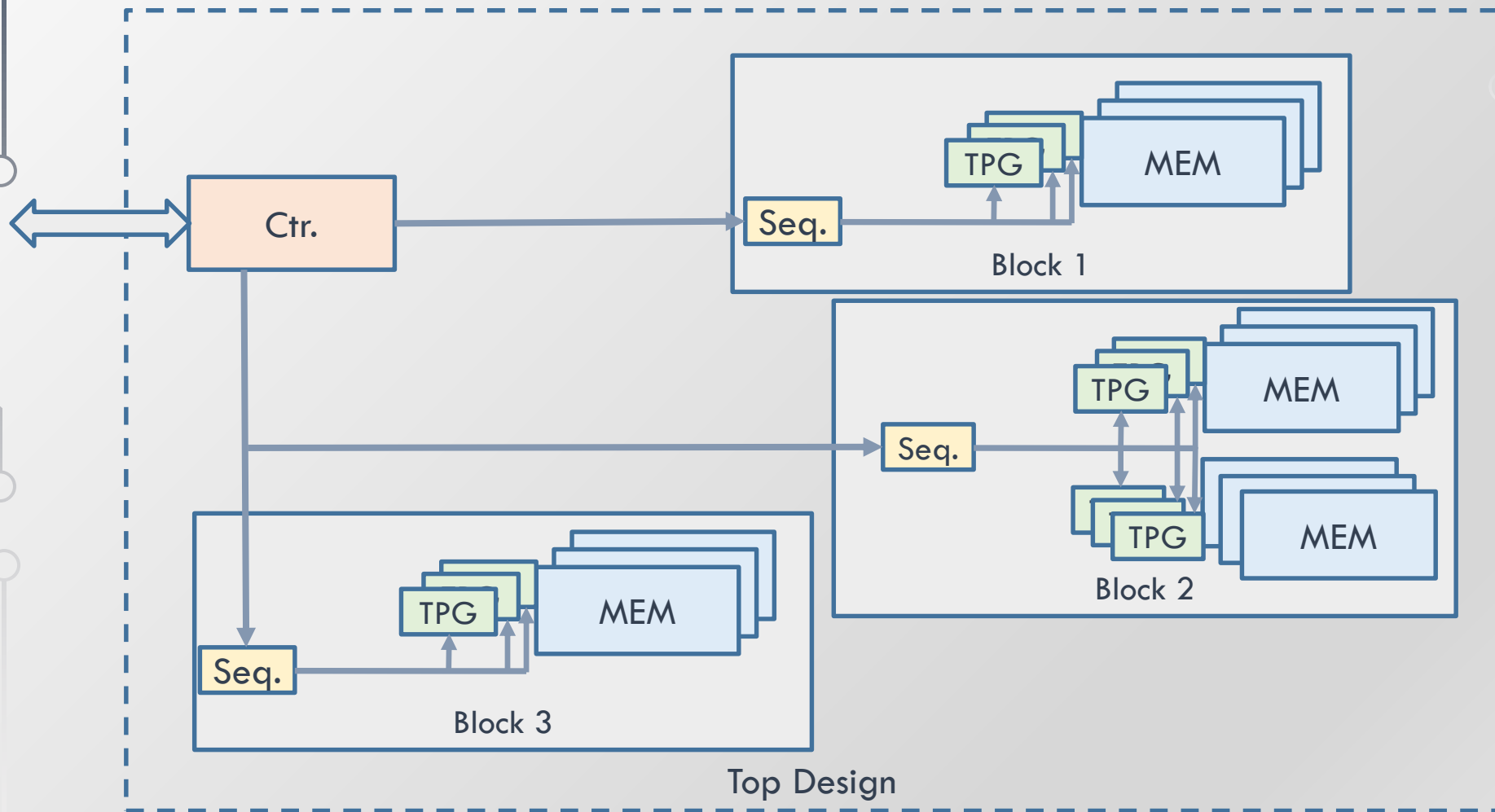
◆ 晶片時鐘源頭追溯

◆ 測試電路產生及加入

◆ 多樣化可配置選項

■ 控制介面，測試演算法，除錯功能，全速測試模式

# Brains – 專利化硬體共享架構



# Brains – 多樣化可配置選項

---

## ◆ 控制介面

- IEEE 1149.1/ IEEE 1500/ Basic/ Mini-basic

## ◆ 除錯功能

- 發生錯誤時對應之：地址，資料，演算法，測試動作

## ◆ 複數測試演算法支援

- 實現多個測試演算法

# Brains – 實際案例分享

- ◆ UMC 130nm process
- ◆ 148 memory instances (SP, DP and 2P)
- ◆ At-speed testing

Group Name	Clock Period (ns)	# of Memories	Gate Counts (K)	Testing Time (ms)
bist_25m	40	1	1.256	2.3
bist_100m	10	1	0.87	0.2
bist_200m_a	5	73	10.667	0.7
bist_200m_b	5	73	10.667	0.7

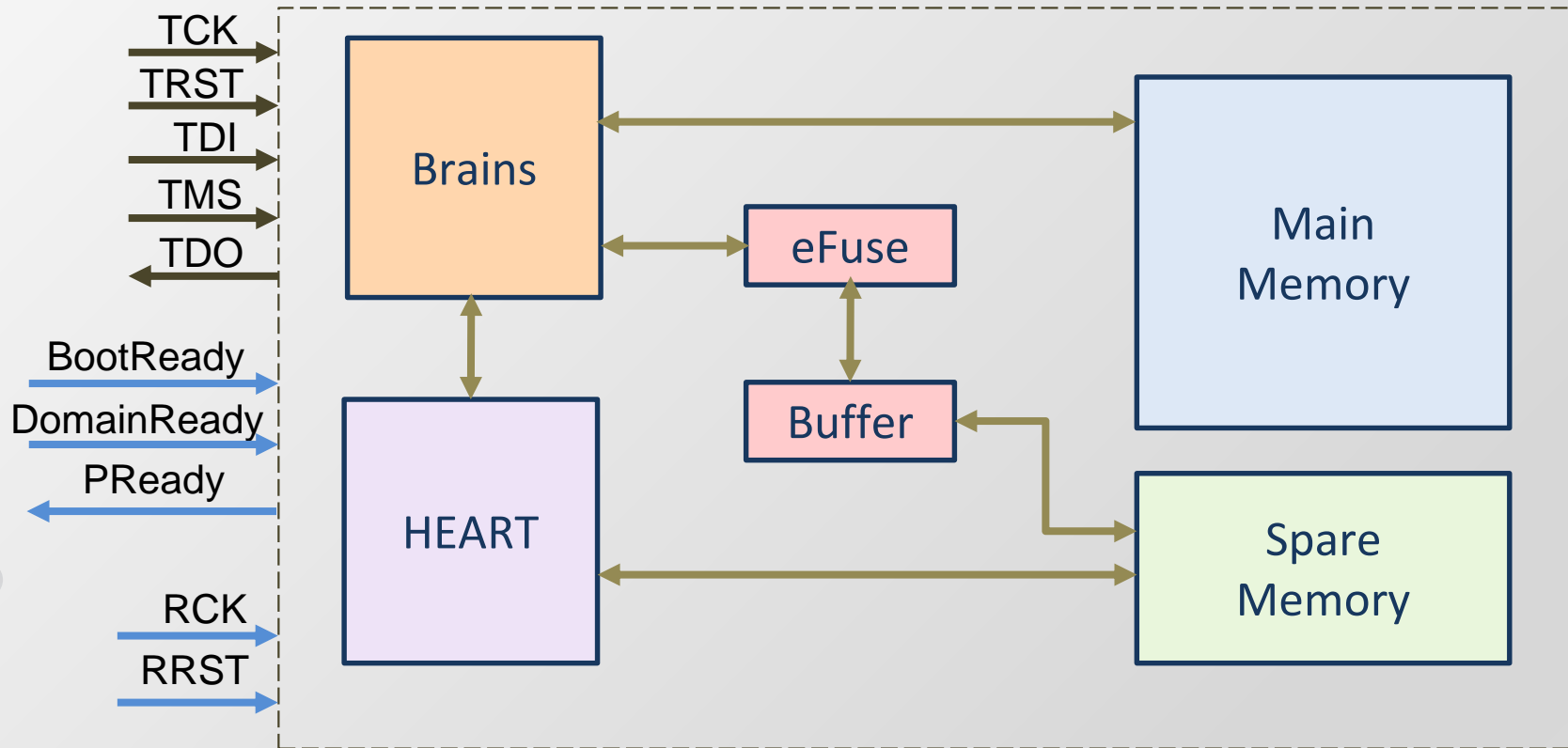


# HEART – 記憶體修復解決方案

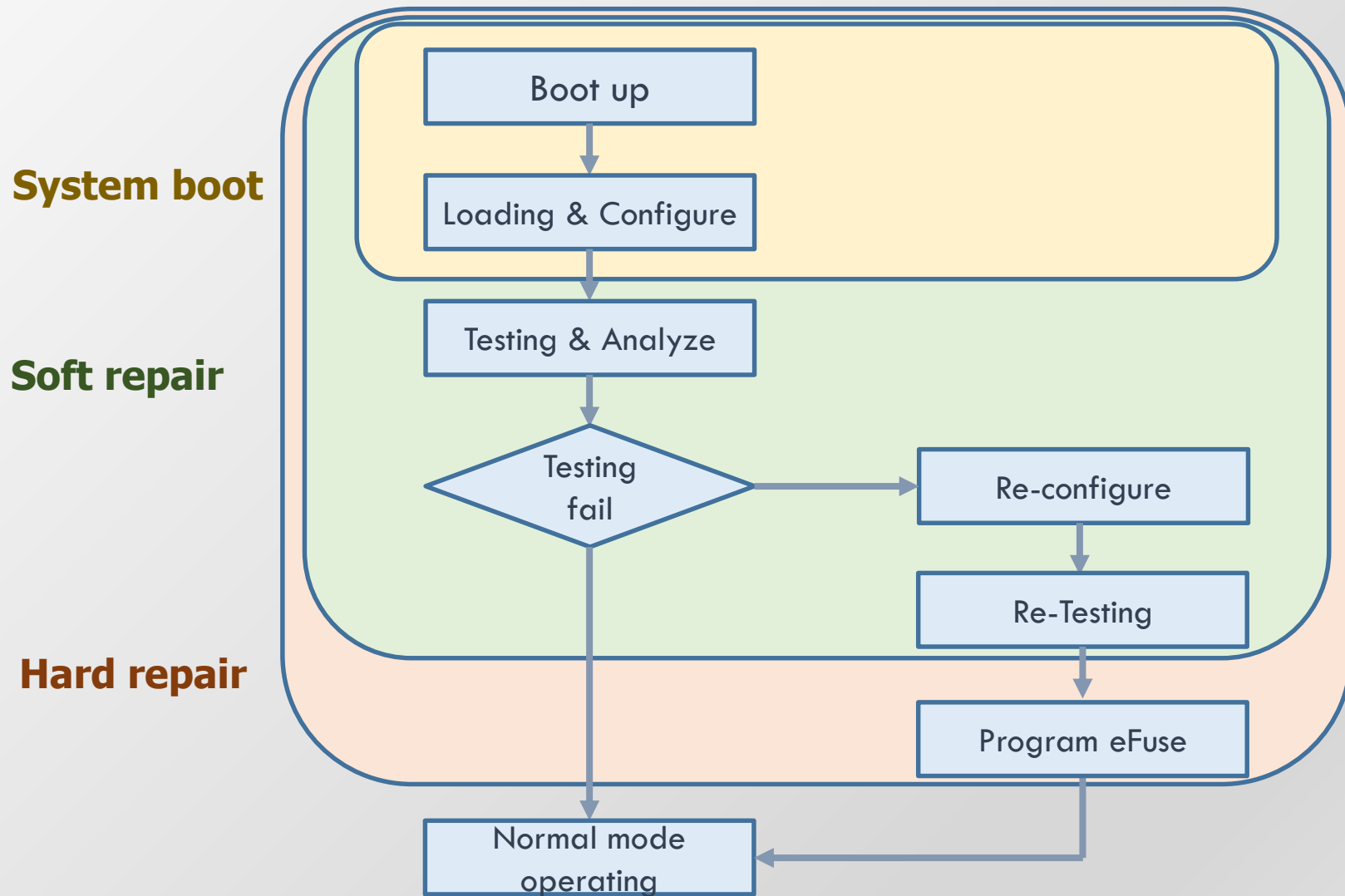
---

- ◆ 基於**Brains**之檢測結果進行修復動作
- ◆ 專利化累加式修復架構
- ◆ 儲存裝置選用彈性化
- ◆ 客製化需求滿足

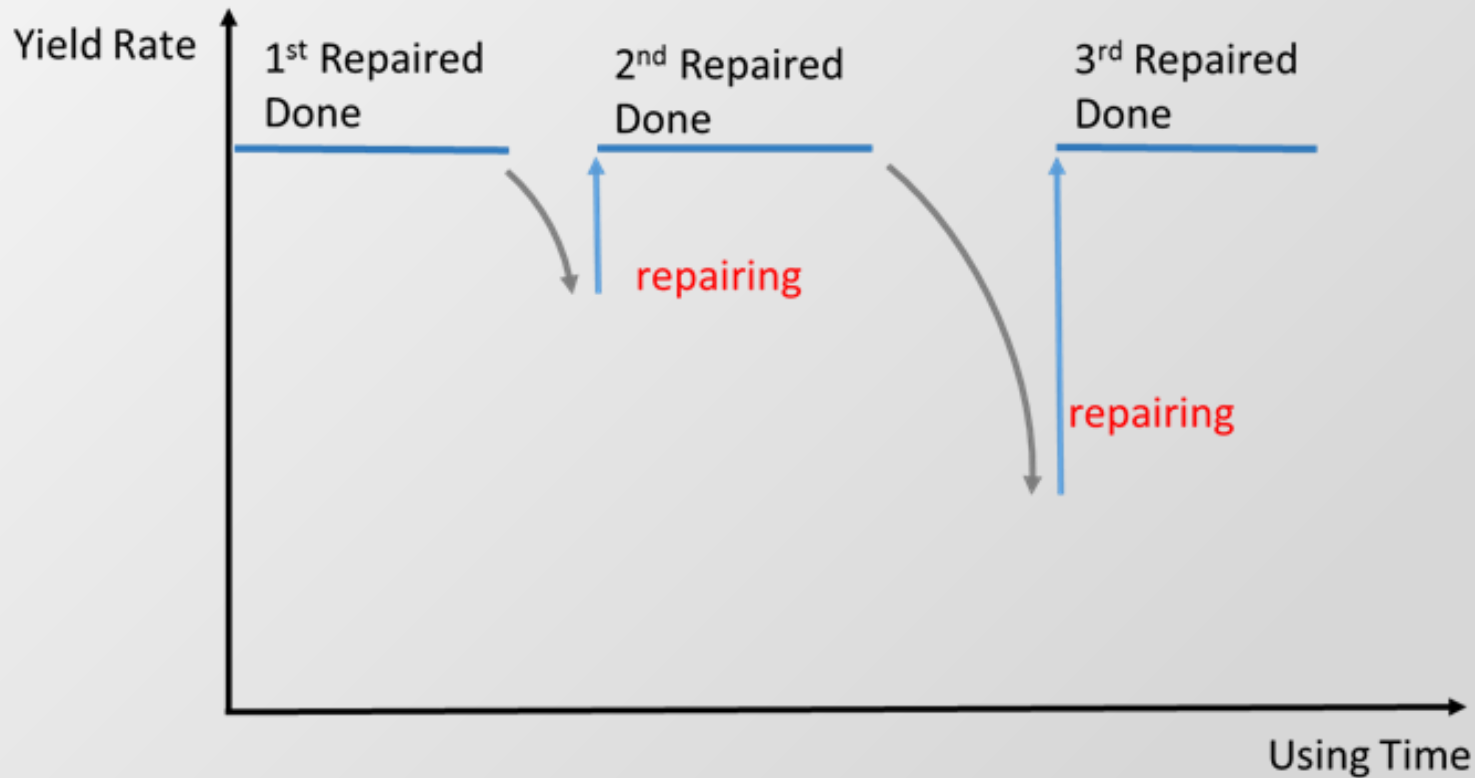
# HEART – 專利化累加式修復架構



# HEART – 累加式測試修復流程



# HEART – 累加式修復架構保持良率



# HEART – 實際案例分享

◆ **UMC 40nm process**

◆ **219 instances; 72 instances are repaired**

◆ **Bypass function supported**

Controller Name	Clock Period (ns)	# of Memories	Gate Count (K)
bist_48M	20.8	3	6
bist_256M	4	80	65
bist_128M	7.8	39	41
bist_32P72M	30	24	18
bist_16M	62.5	1	2
bisr_256M	4	72	133

# NVM BIST – 非揮發性記憶體測試解決方案

## ◆ 因應車聯網產品需求

- Flash/ MTP等非揮發性記憶體廣泛被使用

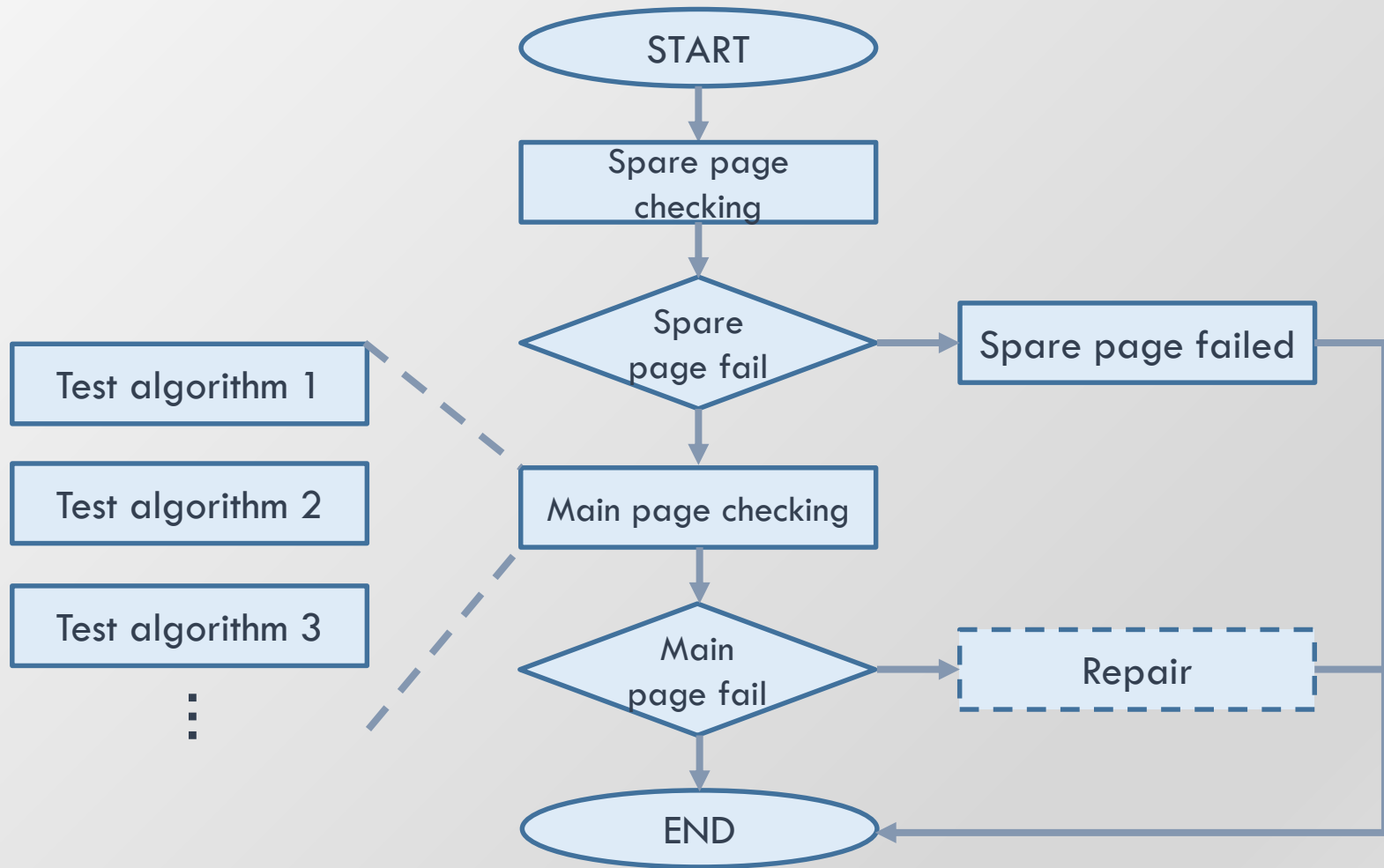
## ◆ 傳統測試方案耗時且不符成本

- 使用ATE序列式控制測試命令
- 測試時間多浪費於ATE溝通

## ◆ NVM BIST

- 實現BIST測試修復電路
- ATE僅控制啟動訊號

# NVM BIST – 測試流程



# NVM BIST – 實際案例分享

- ◆ 4MB NVM model
- ◆ SMIC 55nm process
- ◆ Gate count : 15K gates @100MHz

	Tester	BIST	Reduced Time	Reduced Ratio
CP1	100.12s	53.36s	46.76s	46.70%
CP2	10.92s	0.13s	10.79s	98.81%
Total	111.04s	54.49s	57.55s	51.83%



# 總結

---

- ◆ 車聯網應用複雜且需考量安全性
- ◆ 先進製程趨勢
- ◆ 記憶體良率之不穩定因素
  
- ◆ 厚翼科技記憶體測試修復解決方案
  - 全面性測試修復方案
  - 提升產品品質及可靠度

**Thank You**

